

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **05-242016**
 (43)Date of publication of application : **21.09.1993**

(51)Int.Cl.

G06F 13/36

(21)Application number : **04-044425**

(71)Applicant : **MATSUSHITA ELECTRIC IND CO LTD**

(22)Date of filing : **02.03.1992**

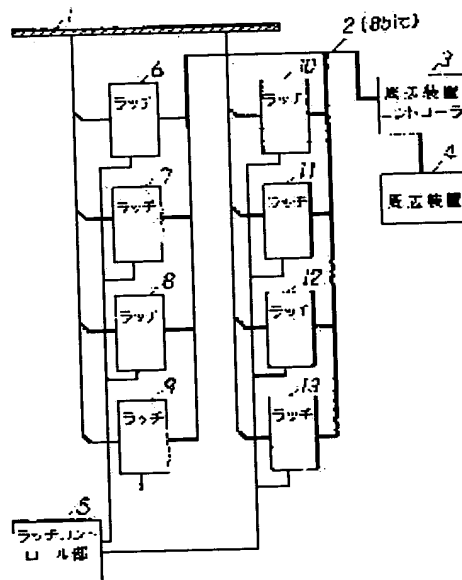
(72)Inventor : **SAKONJU MASATO
 YANO HIDETO
 NAKAO MITSUTOSHI
 FURUKAWA YOSUKE**

(54) BUS WIDTH CONVERTING CIRCUIT

(57)Abstract:

PURPOSE: To execute a data transfer at a high speed by providing plural pieces of exclusive latches and a latch control part in the transfer direction of data.

CONSTITUTION: In the case of sending data to a peripheral equipment side from a system bus side, first of all, the right of using of a system bus 1 of a computer main body is obtained. Thereafter, the data of 32-bit width is latched by once by latches 10, 11, 12 and 13. After this latch, the system bus 1 is released. Thereafter, in accordance with a data bus 2 of 8-bit width of a peripheral equipment controller 3, first of all, by controlling the latch 10 by a latch control part 5, the data is transferred. Subsequently, the latch 11 is controlled by the latch control part 5, and the data is transferred. In such a way, by controlling successively the latches 10, 11, 12 and 13 by the latch control part 5, the data is transferred.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Searching PAJ

Copyright (C); 1998,2003 Japan Patent Office

(19)日本特許庁(JP)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-242016

(43)公開日 平成5年(1993)9月21日

(51)Int. Cl.⁴
G 0 6 F 13/38

F 1

技術表示箇所

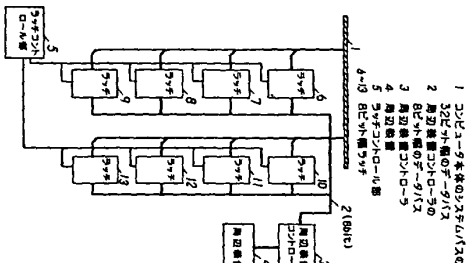
審査請求 未請求 請求項の数3(全 6頁)

(21)出願番号	特開平4-44425	(71)出願人	000005821 松下電器産業株式会社
(22)出願日	平成4年(1992)3月2日	(72)発明者	大坂府門真市大字門真1006番地 左近光 正人
		(72)発明者	大坂府門真市大字門真1006番地 矢野 英人
		(72)発明者	大坂府門真市大字門真1006番地 中尾 光利
		(72)発明者	大坂府門真市大字門真1006番地 産康株式会社内
		(72)発明者	大坂府門真市大字門真1006番地 産康株式会社内
(54)【発明の名称】	バス幅変換回路		
(74)代理人	井理士 小嶋治 明 (外2名) 最終頁に接(

(57)【要約】

【目的】 各器コンピュータに使用される周辺装置と、その周辺装置とコンピュータ本体との間においてデータ転送を行うときに、従来の周辺装置のデータバスのバス幅に依存していたデータ転送の低速処理を解消し、コンピュータ本体のシステムバスの高速化に追従できる高速なデータ転送を目的とする。

【構成】 コンピュータ本体のシステムバスのデータバス1から周辺装置コントローラ3のデータバス2方向に、周辺装置コントローラ3のデータバス2からコンピュータ本体のシステムバスのデータバス1方向の間において、それぞれ専用のラッチ6〜13を設け、それらをラッチコントローラ部5により独立に制御することによって高速転送を実現する。



(2)

【特許請求の範囲】

【請求項1】 コンピュータ本体のシステムバスのm幅のデータバスと、周辺装置コントローラのn幅のデータバスの間に、m/n個のラッチを備えたことを特徴とするバス幅変換回路。

【請求項2】 コンピュータ本体と周辺装置とのデータ転送が片方向のデータバスのバス幅を交換する請求項1記載のバス幅変換回路。

【請求項3】 コンピュータ本体と周辺装置とのデータ転送が双方向のデータバスのバス幅を交換する請求項1記載のバス幅変換回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、コンピュータシステムにおけるバス幅の異なるデータ転送のときに、高速処理を行なうバス幅変換回路に関する。

【0002】

【従来の技術】 近年、コンピュータシステムはマイクロプロセッサの性能向上に伴って著しく高速化している。この高速化に貢献しているマイクロプロセッサのデータバス幅の増加に対応して、コンピュータ本体のシステムバスのデータバス幅も増加している。一方、コンピュータ本体のシステムバスのデータバスと、周辺装置コントローラを通じて接続される周辺装置は、従来の装置との共用箇所もあって、このデータバス幅増加に追従していないのが現状である。すなわち、周辺装置の規格に対応してコントローラのデータバス幅が決められており、コンピュータ本体のシステムバスのデータバスと必ずしも一致させることができないからである。そのため、コンピュータ本体のシステムバスのデータバスと周辺装置コントローラのデータバスとのアクセス速度が、システム全体としての性能に阻害を及ぼす。コンピュータ本体のシステムバスのデータバスと周辺装置コントローラのデータバスとのアクセス速度を可能な限り向上させる必要がある。

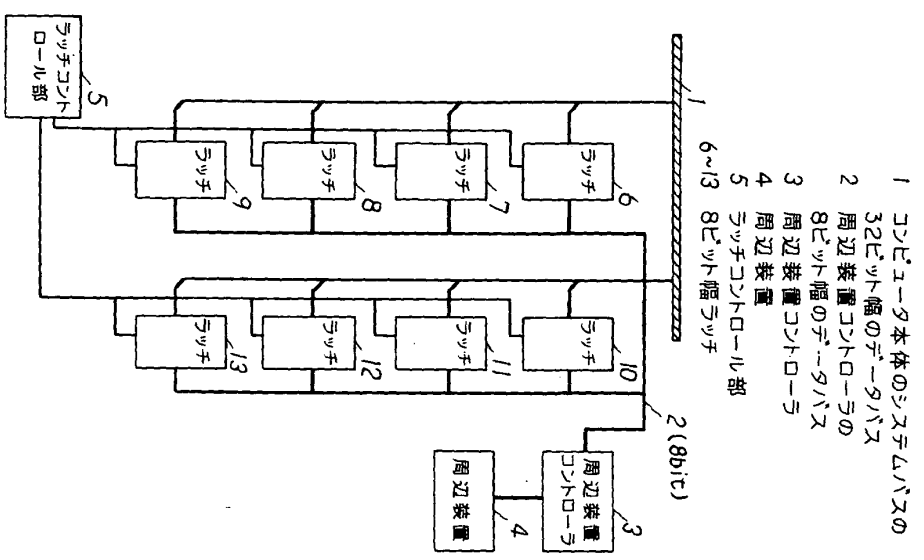
【0003】 以下、従来のコンピュータ本体のシステムバスのデータバスと周辺装置コントローラのデータバスとのデータ転送方法について図面を参照しながら説明する。図3は従来のデータ転送回路の構成をブロック図で示す。図において、1はコンピュータ本体のシステムバスの32ビット幅のデータバス、2は周辺装置コントローラの8ビット幅のデータバスであり、周辺装置コントローラ3と、周辺装置4と、8ビット幅の双方向バス15、16、17、18と、双方向バスコントローラ部14とで構成されている。コンピュータ本体のシステムバスの32ビット幅のデータバス1と周辺装置コントローラ3の8ビット幅のデータバス2の間におけるデータ転送方法は、まずコンピュータ本体のシステムバスの使用権を得たと、実際のデータ転送を行う。

【0004】 システムバス側から周辺装置4側へデータを送る場合、コンピュータ本体のシステムバスの使用権を得たと、周辺装置コントローラ3の周辺装置コントローラ3の8ビット幅のデータバス2に応じて、双方向バス15をバスコントローラ部14により制御し、データを送る。データ転送終了後、コンピュータ本体のシステムバスは一旦解放される。つぎに、コンピュータ本体のシステムバスの使用権を再び得たと、双方向バス16をバスコントローラ部14により制御し、データを送る。このように順次コンピュータ本体のシステムバスの使用権を得ながら双方向バス15、16、17、18を双方向バスコントローラ部14により制御することにより、周辺装置コントローラ3の周辺装置コントローラ3の8ビット幅のデータバス2に対応したデータ転送を行なう。

【0005】 また、周辺装置4側からシステムバス側へデータを送る場合、まずコンピュータ本体のシステムバスの使用権を得たと、双方向バス15をバスコントローラ部14により制御し、周辺装置コントローラ3の周辺装置コントローラ3の8ビット幅のデータバス2のバス幅単位で、コンピュータ本体のシステムバスにデータを送る。データ転送終了後、コンピュータ本体のシステムバスは一旦解放される。つぎに、コンピュータ本体のシステムバスの使用権を再び得たと、双方向バス16をバスコントローラ部14により制御し、データを送る。このように順次双方向バス15、16、17、18を双方向バスコントローラ部14により制御することにより、周辺装置コントローラ3の周辺装置コントローラ3の8ビット幅のデータバス2に対応したデータ転送を行なう。

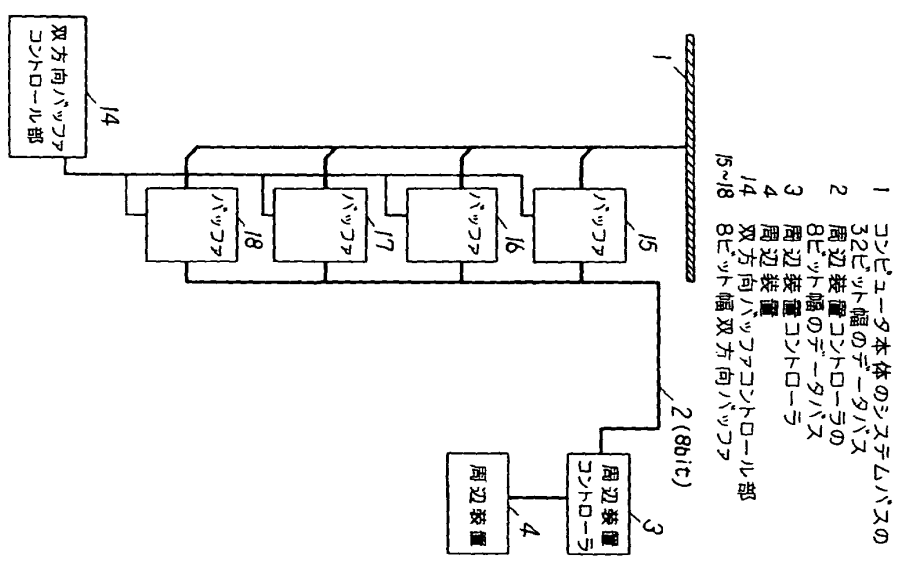
【0006】 図4は従来の動作をタイムチャートで示す。図4において、19-1、19-2、19-3、19-4は、コンピュータ本体のシステムバスの使用権を得るのに要する時間、20-1、20-2、20-3、20-4はシステムバスと周辺装置間のデータ転送時間である。システムバス側から周辺装置側へデータを送る場合、周辺装置側からシステムバス側へデータを送る場合のどちらにおいても、まず19-1の期間において、コンピュータ本体のシステムバスの使用権を得て、その後20-1の期間に周辺装置コントローラ3の周辺装置コントローラ3の8ビット幅のデータバス2に応じて、双方向バス15をバスコントローラ部14により制御し、データを送る。データ転送終了後、コンピュータ本体のシステムバスは一旦解放される。つぎに、19-2の期間において、コンピュータ本体のシステムバスの使用権を再び得たと、20-2の期間に双方向バス16をバスコントローラ部14により制御し、データを送る。このように順次コンピュータ本体のシステムバスの使用権を19-1、19-2、19-3、19-4の期間に得ながら双方向バ

(5)



【図1】

(6)



【図3】

フロンティアの続き

(72)発明者 古川 洋介
大阪府門真市大字門真1006番地 松下電器
産業株式会社内